

1) A biblioteca C padrão possui diversas funções matemáticas, sendo a função `sqrt` uma delas. A página do manual que a descreve encontra-se reproduzida abaixo:

SQRT(3) Linux Programmer's Manual SQRT(3)

NAME

`sqrt` - square root function

SYNOPSIS

```
#include <math.h>
```

```
doublesqrt(double x);
```

DESCRIPTION

The `sqrt()` function returns the non-negative square root of `x`. It fails and sets `errno` to `EDOM`, if `x` is negative.

ERRORS

`EDOM` `x` is negative.

CONFORMING TO

SVID 3, POSIX, BSD 4.3, ISO 9899

SEE ALSO

`hypot(3)`

A página do manual apresenta o comportamento da função para valores não-negativos e para valores negativos. O fragmento abaixo é o manual para a função arco-seno.

ASIN(3) Linux Programmer's Manual ASIN(3)

NAME

`asin` - arc sine function

SYNOPSIS

```
#include <math.h>
```

```
double asin(double x);
```

DESCRIPTION

The `asin()` function calculates the arc sine of `x`; that is the value whose sine is `x`. If `x` falls outside the range `-1` to `1`, `asin()` fails and `errno` is set.

RETURN VALUE

The `asin()` function returns the arc sine in radians and the value is mathematically defined to be between `-PI/2` and `PI/2` (inclusive).

ERRORS

`EDOM` `x` is out of range.

CONFORMING TO

SVID 3, POSIX, BSD 4.3, ISO 9899

SEE ALSO

`acos(3)`, `atan(3)`, `atan2(3)`, `cos(3)`, `sin(3)`, `tan(3)`

1993-06-08

ASIN(3)

Explique qual problema pode ser vislumbrado ao utilizar estas funções matemáticas em duas threads distintas que compartilhem o mesmo espaço de memória. Mostre um fragmento de pseudo-código que exponha o problema. *Não o polua com partes desnecessárias!*

2) Dados três processos, P, Q e S, com períodos $3u$, $6u$ e $18u$ e tempo de utilização da CPU de $1u$, $2u$ e $5u$, sendo u uma unidade de tempo arbitrária.

a) mostre como agendá-los utilizando o rate monotonic.

b) mostre como agendá-los utilizando um laço *for* e uma interrupção disparada pelo relógio.

c) desenhe os diagramas de temporização para ambos os casos

3) Assuma que você é responsável pelo projeto do software de um equipamento para eletrocardiogramas. Os sinais capturados da atividade cerebral são, para nossos fins, limitados a 15Hz. O sistema computadorizado desenvolvido pela sua equipe deverá ser utilizado em ambiente hospitalar, com aterramento adequado.

O projeto já havia sido começado por uma equipe anterior que subestimou as dificuldades e o abandonou.

a) A capacidade de CPU é inadequada para o processamento de sinal e para a interface com o usuário simultaneamente. A parte de processamento de sinais exige o uso de um DSP. Você adotaria uma solução baseada em processador único, utilizando um Pentium II? Ou adotaria uma arquitetura baseada em DSP e um microcontrolador de uso geral? Explique o raciocínio. Lembre-se: espera-se vender 50 unidades por ano.

b) O sistema possui cinco eletrodos que devem ser afixados no corpo do paciente. Os cabos dos eletrodos possuem blindagem contra ruídos, mas os eletrodos não. Não há restrição quanto ao sistema de iluminação do hospital, que pode utilizar lâmpadas incandescentes ou halogêneas. Especifique a taxa de amostragem do sistema. Especifique a temporização dos sinais amostrados por cada eletrodo, assumindo que todos possuem o mesmo período de amostragem.

O sinal medido no analisador de espectro dos eletrodos apresenta ruídos nas frequências 60Hz, 120Hz, 180Hz e 29.52KHz, devido ao ruído ambiente. As três primeiras são geradas pela iluminação halogênea da sala ambiente. A última é gerada pela fonte chaveada de alimentação do aparelho (utilizada pela melhor eficiência, redução na produção de calor, menor consumo, menor peso e preço). A interferência apresenta amplitudes de até 4V, sendo que os sinais de interesse são menores que 10mV. Verifica-se portanto a necessidade de um algoritmo de processamento de sinais para a supressão do ruído ou a implementação de um sistema analógico. Sua empresa verifica que os sistemas analógicos estão em desuso e inviabilizariam a venda do equipamento. A adoção da solução digital exige que as amostras de todos os sensores sejam simultâneas.

c) Qual a frequência de amostragem que você escolheria? Dica: leia o texto em http://www.mathworks.com/access/helpdesk/help/toolbox/daq/c1_int16.shtml, especialmente sobre Niquist e antialiasing.

d) Você utilizaria filtros antialiasing? Qual a frequência de corte?

e) O matemático de sua equipe lhe informou que será necessária a utilização de amostragem simultânea. Refaça a especificação de temporização da amostragem para refletir a necessidade de amostragem simultânea.

O engenheiro de hardware de sua equipe refez o projeto, utilizando um chip A/D da Analog Devices, que é capaz de congelar os sinais de suas oito entradas analógicas e amostrá-las uma a uma, de forma a que todas amostras sejam simultâneas. O chip apresenta as seguintes características:

- o conversor possui três registradores, R0, R1 e R2
- o engenheiro de hardware mapeou estes registradores em memória, nos endereços 0xFA00, 0xFA01 e 0xFA02, respectivamente
- a CPU utilizada para fazer a amostragem é de 8 bits
- ao resetar o bit b3 de R0, as entradas são congeladas

- os bits b0, b1 e b2 de R0 são utilizados para selecionar o canal a amostrar. Deve-se escrever o valor correspondente nos bits b0, b1 e b2 e o valor 1 no bit b4 de R0 para sinalizar o início da conversão
- após selecionado o canal, deve-se esperar 10us, a subida do sinal EOC (end of conversion) ou o bit b4 de R0 tornar-se 0 (verificado lendo-se o registrador R0). Todos os eventos ocorrem simultaneamente. O engenheiro de hardware conectou sinal EOC à interrupção I3 da CPU. O engenheiro de software pode utilizar pooling no bit b4 de R0, aguardar os 10us ou utilizar a interrupção I3 para saber se a conversão acabou. A conversão pode levar de 2 a 10us.
- uma vez que a conversão tenha acabado, deve-se ler os registradores R1 e R2. A conversão é de 10bits, sendo R1 os 8 bits menos significativos e os dois bits menos significativos de R2 os bits restantes. Os outros 6 bits de R2 não são definidos (contém valores arbitrários)

Cada operação da cpu 10ns. A CPU é compatível com o 8086, 8051, PIC, H8, ou qualquer outra que você, como projetista, tenha escolhido. Esta CPU é dedicada unicamente à amostragem dos sinais e encontra-se conectada diretamente ao DSP através de um canal dedicado. Cada interrupção leva até 50ns para ser atendida e até 50ns para voltar ao contexto original. Cada instrução em assembly leva 10ns. A rotina que envia os 5 sinais amostrados ao DSP leva 500ns. Assuma que a CPU possa iniciar a comunicação a qualquer tempo e que o DSP esteja sempre esperando os dados.

Nas questões abaixo, você terá, como profissional de software, que escrever pequenos fragmentos de código em pseudo-assembly. Não há necessidade de que os códigos sejam completos ou absolutamente corretos. A intenção é apenas utilizá-los para fazer uma estimativa do tempo das tarefas. Despreze cache, DMA, etc: a CPU utilizada não apresenta estes recursos.

f) Você utilizaria um sistema de tempo real? Porquê?

g) Estime o tempo máximo necessário para ler os sinais dos 5 eletrodos utilizando a técnica de esperar 10us por leitura do AD. Como faria para esperar os 10us?

g) Estime o tempo máximo necessário para ler os sinais dos 5 eletrodos utilizando a técnica de pooling em R0, bit b4.

g) Estime o tempo máximo necessário para ler os sinais dos 5 eletrodos utilizando a interrupção I3. Você leria o valor convertido dentro da interrupção? Como faria para passá-los para o programa principal?

h) É possível ler os 5 sinais e passá-los ao DSP no tempo alocado considerando a taxa de amostragem que você definiu? Se não, como faria para resolver o problema?

i) Qual implementação você escolheria?

j) Quanto de memória espera que seu programa iria consumir? Apenas uma estimativa grosseira, em kilobytes.

k) Se houvessem outras tarefas na CPU e fosse necessário reduzir a utilização da CPU, que implementação iria escolher? Porquê?